

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

14959124

Basic Patent (No,Kind,Date): JP 11025852 A2 19990129 <No. of Patents: 003 >

MANUFACTURE OF ELECTRON SOURCE, ELECTRON SOURCE AND
MANUFACTURE OF IMAGE-FORMING DEVICE AND ELECTRON SOURCE BASE
PLATE (English)

Patent Assignee: CANON KK

Author (Inventor): SHIGEOKA KAZUYA; MISHIMA SELJI; MITSUMICHI
KAZUHIRO; HASEGAWA MITSUTOSHI

IPC: *H01J-009/02; B41J-002/01

Derwent WPI Acc No: *G 99-172369; G 99-172369

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 11025852	A2	19990129	JP 98139240	A	19980507 (BASIC)
JP 2002203476	A2	20020719	JP 2001353264	A	20011119
US 6220912	BA	20010424	US 74698	A	19980508

Priority Data (No,Kind,Date):

JP 98139240 A 19980507

JP 97134465 A 19970509

JP 2001353264 A 20011119

Patent Abstracts of Japan

PUBLICATION NUMBER : 11025852
PUBLICATION DATE : 29-01-99

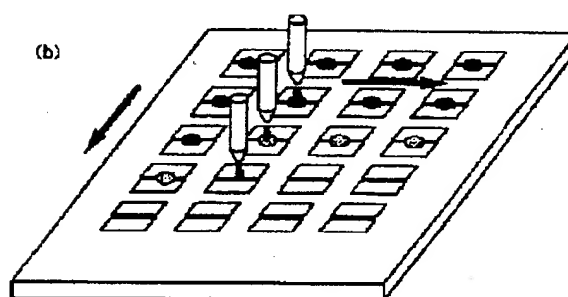
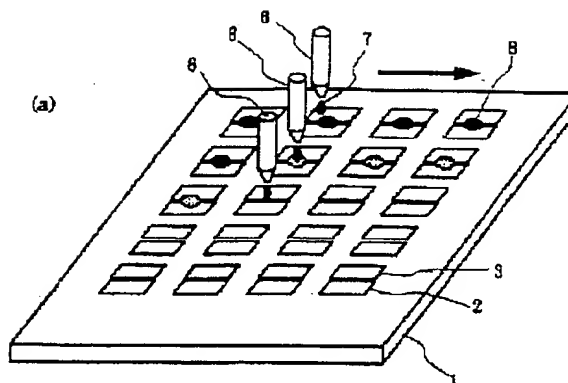
APPLICATION DATE : 07-05-98
APPLICATION NUMBER : 10139240

APPLICANT : CANON INC;

INVENTOR : HASEGAWA MITSUTOSHI;

INT.CL. : H01J 9/02 B41J 2/01

TITLE : MANUFACTURE OF ELECTRON
SOURCE, ELECTRON SOURCE AND
MANUFACTURE OF IMAGE-FORMING
DEVICE AND ELECTRON SOURCE
BASE PLATE



ABSTRACT : PROBLEM TO BE SOLVED: To suppress variation of amount of material to feed by feeding a material from each output part at least once to each of plural parts, to which material of almost the same quality is fed by plural output parts.

SOLUTION: A liquid-drop 7 is fed (n) times ($n > 1$) to each element part by using a liquid-drop feeding device 6, having (m) ($m > 1$) pieces of nozzles lining up with almost the same interval as an interval between elements in a row direction. At that time, the liquid-drop 7 is discharged from all of the (m) pieces of nozzle and is fed one by one to each element in (m) lines by scanning them one time. The liquid-drop feeding device 6 is then moved for one element length in the nozzle direction, the liquid-drop 7 is discharged from all of the (m) pieces of nozzles and is fed one by one to each element in the (m) lines by scanning one time. The liquid-drop 7 is fed to each element from the (m) pieces of nozzles (n) times for each by repeating the process. Thereby, the variation of an element resistance can be suppressed without relying on the fine adjustment of an amount to discharge. Moreover, $n \geq m > 1$ is preferable.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-25852

(43) 公開日 平成11年(1999) 1月29日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 J 9/02

H 0 1 J 9/02

E

B 4 1 J 2/01

B 4 1 J 3/04

1 0 1 Z

審査請求 未請求 請求項の数22 F D (全 17 頁)

(21) 出願番号 特願平10-139240

(22) 出願日 平成10年(1998) 5月7日

(31) 優先権主張番号 特願平9-134465

(32) 優先日 平9(1997) 5月9日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 重岡 和也

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 三島 誠治

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 三道 和宏

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 弁理士 伊東 哲也 (外2名)

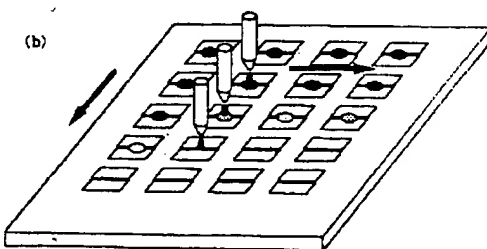
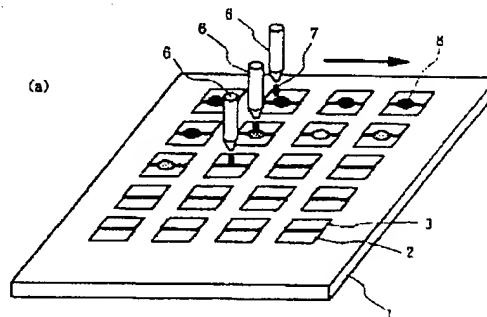
最終頁に続く

(54) 【発明の名称】 電子源の製造方法、電子源、画像形成装置の製造方法、画像形成装置及び電子源基板の製造装置

(57) 【要約】

【課題】 電子放出部を形成するための材料付与の際の付与量のばらつきを抑制する。

【解決手段】 複数の電子放出部を有する電子源の製造方法であって、前記電子放出部を形成するための概略同質の材料をそれぞれが出力する複数の出力部によって、前記電子放出部を形成するための材料をそれぞれ付与される複数の被付与部の各々に対して、前記各出力部からの前記材料の付与を少なくとも1回行うことを特徴とする電子源の製造方法。



【特許請求の範囲】

【請求項1】 複数の電子放出部を有する電子源の製造方法であって、前記電子放出部を形成するための概略同質の材料をそれぞれが出力する複数の出力部によって、前記電子放出部を形成するための材料をそれぞれ付与される複数の被付与部の各々に対して、前記各出力部からの前記材料の付与を少なくとも1回行うことを特徴とする電子源の製造方法。

【請求項2】 前記被付与部各々に前記複数の出力部からの材料の付与を同じ組み合わせで行う請求項1に記載の電子源の製造方法。

【請求項3】 異なる前記出力部からの材料の付与を、異なる前記被付与部に対して概略同時に行う請求項1もしくは2に記載の電子源の製造方法。

【請求項4】 前記材料の付与は、前記出力部と前記被付与部との相対位置を移動させながら行う請求項1乃至3いずれかに記載の電子源の製造方法。

【請求項5】 列状に位置する複数の電子放出部を有する電子源の製造方法であって、前記列状に位置する複数の電子放出部は、前記列状に位置する被付与部に対して材料を付与することによって形成されるものであり、該列方向の被付与部間隔に対応して該列方向に複数の出力部を配置した材料付与装置を、前記被付与部に対して相対的に該列方向に移動させながら、前記複数の出力部から前記各被付与部に対して概略同質の材料の付与を行うことを特徴とする電子源の製造方法。

【請求項6】 前記電子源は、行列状に位置する複数の電子放出部を有しており、該行方向は前記列方向とは非平行であり、前記材料付与装置を、前記被付与部に対して相対的に前記行方向に移動させながら、前記各被付与部に対して前記材料の付与を行う請求項5に記載の電子源の製造方法。

【請求項7】 前記材料付与装置と前記被付与部の相対位置を、前記列方向に移動することにより、前記行方向に順次移動しながら前記材料の付与を行い、該行方向に位置する前記各被付与部に対する材料の付与を行う請求項6に記載の電子源の製造方法。

【請求項8】 一つの前記被付与部に材料が付与される回数は、前記出力部の数以上である請求項5乃至7いずれかに記載の電子源の製造方法。

【請求項9】 前記材料の付与は、前記材料が液の状態で行う請求項1乃至8いずれかに記載の電子源の製造方法。

【請求項10】 前記材料の付与は、インクジェット方式によって行う請求項9に記載の電子源の製造方法。

【請求項11】 前記材料の付与は、熱的エネルギーを利用して前記材料に気泡を発生させ、この気泡の生成に基づいて前記材料を吐出する方式によって行う請求項1乃至10いずれかに記載の電子源の製造方法。

【請求項12】 前記材料の付与は、圧電素子によって

前記材料を吐出することによって行う請求項1乃至10いずれかに記載の電子源の製造方法。

【請求項13】 前記電子放出部は、素子電極間に設けられるものである請求項1乃至12いずれかに記載の電子源の製造方法。

【請求項14】 前記被付与部に付与された材料に通電することによって形成することによって前記電子放出部を形成する工程を更に有する請求項1乃至13いずれかに記載の電子源の製造方法。

【請求項15】 前記材料は、導電性材料を含む請求項1乃至14いずれかに記載の電子源の製造方法。

【請求項16】 請求項1乃至15いずれかに記載の電子源の製造方法によって製造されたことを特徴とする電子源。

【請求項17】 画像形成装置の製造方法であって、請求項16に記載の電子源に対向して該電子源の電子放出部が放出する電子によって画像が形成される部材を配置することを特徴とする画像形成装置の製造方法。

【請求項18】 請求項17に記載の製造方法によって製造されることを特徴とする画像形成装置。

【請求項19】 複数の電子放出部を有する電子源の製造装置であって、

前記電子放出部を形成するための概略同質の材料をそれぞれが出力する複数の出力部と、該出力部からの前記材料の出力を、前記電子放出部を形成するための材料をそれぞれ付与される複数の被付与部の各々に対して、前記各出力部からの前記材料の付与を少なくとも1回行うように制御する制御手段とを有することを特徴とする電子源の製造装置。

【請求項20】 前記制御手段は、前記出力部と前記被付与部を相対的に移動させる手段を有する請求項19に記載の電子源の製造装置。

【請求項21】 列状に位置する複数の電子放出部を有する電子源を製造する電子源の製造装置であって、前記列状に位置する複数の電子放出部は、前記列状に位置する被付与部に対して材料を付与することによって形成されるものであり、

該列方向の被付与部間隔に対応して該列方向に複数の出力部を配置した材料付与装置と、前記被付与部に対して相対的に該列方向に移動させる移動手段とを有しており、前記移動手段によって、前記相対的な移動をしながら前記複数の出力部から前記各被付与部に対して概略同質の材料の付与を行うことを特徴とする電子源の製造装置。

【請求項22】 前記電子源は、行列状に位置する複数の電子放出部を有しており、該行方向は前記列方向とは非平行であり、前記移動手段は、前記材料付与装置を、前記被付与部に対して相対的に前記行方向にも移動させる事ができるものである請求項21に記載の電子源の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願は、電子放出部を有する電子源の製造方法に関する。また、該製造方法によって製造される電子源や、該電子源を用いた画像形成装置や、前記電子源の製造装置に関する。

【0002】

【従来の技術】従来より電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子を用いた2種類のものが知られている。冷陰極電子放出素子には電界放出型（以下、「FE型」という。）、金属/絶縁層/金属型（以下、「MIM型」という。）や表面伝導型電子放出素子等がある。FE型の例としてはW. P. Dyke & W. W. Doran "Field Emission", *Advances in Electron Physics*, 8, 89 (1956) あるいは、C. A. Spindt "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976) 等に開示されたものが知られている。MIM型ではC. A. Mead, "Operation of Tunnel-Emission Devices", *J. Appl. Phys.*, 32, 646 (1961) 等に開示されたものが知られている。【0003】表面伝導型電子放出素子型の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965) 等に開示されたものがある。

【0004】表面伝導型電子放出素子では、基板上に形成された小面積の薄膜に膜面に平行に電流を流すことにより、電子放出が生ずる。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer: *Thin Solid Films*, 9, 317 (1972)]、 In_2O_3 / SnO_2 薄膜によるもの[M. Hartwell and C. G. Fonstad: *IEEE Trans. ED Conf.*, 519 (1975)]、カーボン薄膜によるもの[荒木久 他: 真空, 第26巻, 第1号, 22頁(1983)]等が報告されている。

【0005】これらの表面伝導型電子放出素子の典型的な例として前述のM. ハートウェルの素子構成を図16に模式的に示す。同図において1は基板である。4は導電性薄膜で、H型形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。図中の素子電極間隔L1は0.5~1mm、Wは0.1mmで設定されている。なお、電子放出部5の位置および形状については不明であるので、模式図として示し

た。

【0006】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜4を予め通電フォーミングと呼ばれる通電処理を施すことによって電子放出部5を形成するのが一般的である。通電フォーミングとは通電により電子放出部を形成するものであり、例えば前記導電性薄膜4両端に直流電圧あるいは非常にゆっくりとした昇電圧を印加通電し、導電性薄膜を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。なお、電子放出部5は導電性薄膜4の一部に亀裂を発生しその亀裂付近から電子放出を行う。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述導電性薄膜4に電圧を印加し、素子に電流を流すことにより上述の電子放出部5より電子を放出せしめるものである。

【0007】上述の表面伝導型放出素子は構造が単純で製造も従来の半導体製造技術を利用可能なことから、大面積にわたって多数の表面伝導型放出素子を配列形成できる利点がある。この特徴を活かせるような色々な応用が研究されている。例としては、荷電ビーム源、表示装置等の画像形成装置が挙げられる。

【0008】本出願人により特開平2-56822号公報に開示されている電子放出素子の構成を図15に示す。同図において、1は基板、2および3は素子電極、4は導電性薄膜、5は電子放出部である。この電子放出素子の製造方法としては、様々な方法があるが、例えば基板1に一般的な半導体プロセスにおける真空蒸膜技術、フォトリソグラフィ・エッチング技術により、素子電極2および3を形成する。次に導電性薄膜4をスピコートのような分散塗布法等によって形成する。その後、素子電極2、3に電圧を印加し通電処理を施すことによって、電子放出部5を形成する。

【0009】この従来例による製造方法では、大面積に渡って素子を形成するには、大規模なフォトリソグラフィ・エッチング設備が必要不可欠で、工程数も多く、生産コストが高くなるといった欠点がある。また、こうした点に鑑み表面伝導型電子放出素子の導電性薄膜を金属元素を含有する溶液を液滴の状態でインクジェット方式で直接付与する方法が提案されている（例えば特開平8-171850号公報）。

【0010】

【発明が解決しようとする課題】しかしながら、特開平8-171850号公報等に記載の従来のインクジェット方式では、図14のような単一ノズルの液滴付与装置6で液滴7を付与するものであるため、各素子に複数回液滴を付与する場合には、スループットを上げるのには限界がある。本願においては、電子放出部を形成するための材料の付与において、新規な方法を採用した電子源の製造方法を提供する。

【0011】

【課題を解決するための手段】本願に係わる電子源の製造方法の一つの発明は以下のように構成される。複数の電子放出部を有する電子源の製造方法であって、前記電子放出部を形成するための概略同質の材料をそれぞれが出力する複数の出力部によって、前記電子放出部を形成するための材料をそれぞれ付与される複数の被付与部の各々に対して、前記各出力部からの前記材料の付与を少なくとも1回行うことを特徴とする電子源の製造方法。この方法によって、複数の出力部を用いる構成であっても、各被付与部に付与される材料のばらつき、特に、付与される材料の量のばらつきが抑制される。

【0012】上記発明において、前記被付与部各々に前記複数の出力部からの材料の付与を同じ組み合わせで行う様にするるとよい。ここで、同じ組み合わせとは、前記複数の出力部によって、各被付与部が同じ回数分の材料の付与を受け、かつその内訳が、各出力部からの付与回数が各被付与部で同じであることを指す。例えば、2つの出力部を用いる場合、一つの出力部からの材料の付与を各被付与部に対して p （1以上）回行い、他の出力部からの材料の付与を各被付与部に対して q （1以上）回行い、各被付与部は、同じ回数（ $p+q$ 回）の材料の付与を受ける様な状態である。それにより、前記複数の出力部からの材料の付与のばらつきが特に良好に抑制される。

【0013】また、上記各発明において、異なる前記出力部からの材料の付与を、異なる前記被付与部に対して概略同時に行う様にするるとよい。ここで概略同時に行うとは、例えば、出力部と被付与部の相対位置を移動して、次に該相対位置を移動するまでの間に、異なる前記出力部からの材料の付与を、異なる前記被付与部に対して行うような構成である。この方法によって、一つの被付与部に複数回の材料の付与を行う本発明において、更にスループットを向上することができる。

【0014】また、本願は以下のような電子源の製造方法の発明も含む。列状に位置する複数の電子放出部を有する電子源の製造方法であって、前記列状に位置する複数の電子放出部は、前記列状に位置する被付与部に対して材料を付与することによって形成されるものであり、該列方向の被付与部間隔に対応して該列方向に複数の出力部を配置した（例えば、複数の出力部を前記被付与部の間隔と等しい間隔で配置した）材料付与装置を、前記被付与部に対して相対的に該列方向に移動させながら、前記複数の出力部から前記各被付与部に対して概略同質の材料の付与を行うことを特徴とする電子源の製造方法。この製造方法は、上記した製造方法において用いてもよい。

【0015】また、この発明において、一つの前記被付与部に材料が付与される回数は、前記出力部の数以上であるとよい。また、前述の発明において、前記電子源は、行列状に位置する複数の電子放出部を有しており、

該行方向は前記列方向とは非平行であり、前記材料付与装置を、前記被付与部に対して相対的に前記行方向に移動させながら、前記各被付与部に対して前記材料の付与を行うものであってもよい。また、前述の発明において、前記材料付与装置と前記被付与部の相対位置を、前記列方向に移動するごとに、前記行方向に順次移動しながら前記材料の付与を行い、該行方向に位置する前記各被付与部に対する材料の付与を行うものであってもよい。なおここでいう行、列とは後述の実施例における行、列に相当するだけでなく、それぞれが列、行に相当するものであってもよい。

【0016】また、上述の各発明において、前記材料の付与は、前記材料が液の状態で行うことができる。また前記出力部としてはノズルを用いることができる。また該液の状態での材料の付与は、液滴を吐出することによって行うことができる。また、上述の各発明において、前記材料の付与は、インクジェット方式によって行うことができる。また、上述の各発明において、前記材料の付与は、熱的エネルギーを利用して前記材料に気泡を発生させ、この気泡の生成に基づいて前記材料を吐出する方式によって行うものであったり、前記材料の付与は、圧電素子によって前記材料を吐出することによって行うものであったりする。また、上述の各発明において、前記電子放出部は、素子電極間に設けられるものであったりする。また、例えば、前記電子放出部のそれぞれは、一対の素子電極間に設けられるものであったりする。また、上述の各発明において、前記電子放出部は、前記被付与部に付与された材料を更に加工して形成されるものであったりする。該加工は例えば通電であったりする。また該加工はいわゆるフォーミングであったり、活性化であったりする。また、上述の各発明において、前記材料は、導電性材料を含むものであったりする。また、本願は、上述の各発明のいずれかの電子源の製造方法によって製造されたことを特徴とする電子源の発明や、画像形成装置の製造方法であって、該電子源に対向して該電子源の電子放出部が放出する電子によって画像が形成される部材を配置することを特徴とする画像形成装置の製造方法や、該製造方法によって製造されることを特徴とする画像形成装置の発明を含む。

【0017】また、本願に係わる電子源の製造装置の発明は以下のように構成される。複数の電子放出部を有する電子源の製造装置であって、前記電子放出部を形成するための概略同質の材料をそれぞれが出力する複数の出力部と、該出力部からの前記材料の出力を、前記電子放出部を形成するための材料をそれぞれ付与される複数の被付与部の各々に対して、前記各出力部からの前記材料の付与を少なくとも1回行うように制御する制御手段とを有することを特徴とする電子源の製造装置。ここで、前記制御手段は、前記出力部と前記被付与部を相対的に移動させる手段を有するものであったりする。

【0018】また、本願は以下の様な電子源の製造装置の発明を含む。列状に位置する複数の電子放出部を有する電子源を製造する電子源の製造装置であって、前記列状に位置する複数の電子放出部は、前記列状に位置する被付与部に対して材料を付与することによって形成されるものであり、該列方向の被付与部間隔に対応して該列方向に複数の出力部を配置した材料付与装置と、前記被付与部に対して相対的に該列方向に移動させる移動手段とを有しており、前記移動手段によって、前記相対的な移動をしながら前記複数の出力部から前記各被付与部に対して概略同量の材料の付与を行うことを特徴とする電子源の製造装置。

【0019】ここで、前記電子源は、行列状に位置する複数の電子放出部を有しており、該行方向は前記列方向とは非平行であり、前記移動手段は、前記材料付与装置を、前記被付与部に対して相対的に前記行方向にも移動させる事ができるものであったりする。

【0020】このように、複数の出力部で複数の行に並列的に材料を付与することにより、材料の付与が短時間で行われるとともに、この行方向の材料の付与を、出力部列を列方向に順次（1列分毎に）移動させながら繰り返すことにより、各被付与部には出力部列の列方向への移動に伴って、順次異なる出力部により材料が付与される、それにより各出力部での材料の付与量が異なっている、材料の付与量のばらつきが抑制される。

【0021】

【発明の実施の形態】次に本発明の好ましい実施形態を示す。図5は、本発明の一実施形態に係る表面伝導型電子放出素子の構成を示す模式図であり、図5(a)は平面図、図5(b)は断面図である。図5において1は基板、2と3は素子電極、4は導電性薄膜、5は電子放出部である。

【0022】基板1としては、石英ガラス、Na等の不純物含有量を低減させたガラス、青板ガラス、 SiO_2 を表面に堆積させたガラス基板およびアルミナ等のセラミックス基板等を用いることができる。

【0023】対向する素子電極2、3の材料としては、様々な導電材料が用いることができ、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或は合金およびPd、As、Ag、Au、 RuO_2 、Pd-Ag等の金属或は金属酸化物とガラス等から構成される印刷導体、 In_2O_3 - SnO_2 等の透明導電体およびポリシリコン等の半導体材料等から選択することができる。

【0024】素子電極間隔L1、素子電極長さW1、導電性薄膜4の形状等は、応用される形態等を考慮して設計される。素子電極間隔L1は、好ましくは数千オングストロームから数百マイクロメートルの範囲であり、より好ましくは素子電極間に印加する電圧等を考慮して1マイクロメートルから100マイクロメートルの範囲で

ある。

【0025】素子電極長さWは、電極の抵抗値、電子放出特性を考慮して、数マイクロメートルから数百マイクロメートルの範囲である。素子電極2、3の膜厚dは、100オングストロームから1マイクロメートルの範囲である。なお、図5に示した構成だけでなく、基板1上に、導電性薄膜4、対向する素子電極2、3の順に積層した構成とすることもできる。

【0026】導電性薄膜4には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値および後述するフォーミング条件等を考慮して適宜設定されるが、通常は数千オングストロームから数千オングストロームの範囲とするのが好ましく、より好ましくは10オングストロームより500オングストロームの範囲とするのが良い。その抵抗値は、Rsが10の2乗から10の7乗 Ω の値である。なおRsは、厚さがt、幅がwで長さがlの薄膜の抵抗Rを、 $R = R_s (l/w)$ とおいたときに現れる値で、薄膜材料の抵抗率を ρ とすると $R_s = \rho / t$ で表される。本明細書においては、フォーミング処理について通電処理を例に挙げて説明するが、フォーミング処理はこれに限られるものではなく、膜に亀裂を生じさせて高抵抗状態を形成する方法であればいかなる方法でも良い。

【0027】導電性薄膜4を構成する材料は、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、 PdO 、 SnO_2 、 In_2O_3 、 PbO 、 Sb_2O_3 等の酸化物、 HfB_2 、 ZrB_2 、 LaB_6 、 CeB_6 、 YB_4 、 Gd_2B_4 等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等の中から適宜選択される。

【0028】ここで述べる微粒子膜とは複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、数千オングストロームから1 μm の範囲、好ましくは10オングストロームから200オングストロームの範囲である。

【0029】以下、本発明に従った表面伝導型電子放出素子の導電性薄膜形成方法を図1、5、6、7、14を用いて述べる。図1は、本発明の特徴を最もよく表す図である。液滴付与装置6の機構としては、任意の液滴を定量吐出できるものであれば如何なる機構でもよいが、特に数十ng程度の液滴を形成できるインクジェット方式の機構が望ましい。インクジェット方式としては、圧電素子を用いたピエゾジェット方式、ヒーターの熱エネ

ルギーを利用して気泡を発生させるバブルジェット方式等いずれのものでも構わない。

【0030】液滴付与装置6の例を図6、7に示す。図6は、バブルジェット方式の液滴付与装置の構成を示し、同図において、221は基板、222は熱発生部、223は支持基板、224は液流路、225は第一ノズル、226は第二ノズル、2217はインク流路間隔壁、228、229はインク液室、2210、2211はインク液の供給口、2212は天井板をそれぞれ示す。

【0031】また、図7はピエゾジェット方式の液滴付与装置の構成を示し、同図において、231はガラス製第一ノズル、232はガラス製第二ノズル、233は円筒型ピエゾ、234はフィルター、235、236はインク液供給チューブ、237は電気信号入力端子をそれぞれ示す。なお図6、7において、ノズルを2本で示したがこれに限るものではない。

【0032】液滴7の材料には、先に述べた導電性薄膜となる元素或いは化合物を含有する水溶液、有機溶剤等を用いることができる。例えば、導電性薄膜となる元素或いは化合物がパラジウム系の例を以下に示すと、酢酸パラジウム-エタノールアミン錯体(PA-ME)、酢酸パラジウム-ジエタノールアミン錯体(PA-DE)、酢酸パラジウム-トリエタノールアミン錯体(PA-TE)、酢酸パラジウム-ブチルエタノールアミン錯体(PA-BE)、酢酸パラジウム-ジメチルエタノールアミン錯体(PA-DME)等のエタノールアミン系錯体を含んだ水溶液、また、パラジウム-グリシン錯体(Pd-Gly)、パラジウム-β-アラニン錯体(Pd-β-Ala)、パラジウム-DL-アラニン錯体(Pd-DL-Ala)等のアミノ酸系錯体を含んだ水溶液、さらには、酢酸パラジウム・ビス・ジ・プロピルアミン錯体の酢酸ブチル溶液等が挙げられる。

【0033】液滴の付与方法を図1を用いて説明する。図1において、1は基板、2、3は電子放出素子の素子電極、6はインクジェットヘッドまたは液滴付与装置、7はインクジェットノズルから吐出した液滴、8は基板に付与された液滴である。図1のように列方向の素子間隔と略同一の間隔にm個($m > 1$)並んだノズルを有する液滴付与装置6を用いて、各素子部にn回($n > 1$)付与する。その際、液滴はm個のノズルすべてから吐出させ、一度のスキャンでm行の素子に1回ずつ塗布し(図1(a))、次に液滴付与装置と電子源基板を1素子分ノズル列方向に移動させ、再びm個のノズルすべてから吐出させ、前記一度のスキャンでm行の素子に1回ずつ塗布する工程を繰り返して(図1(b))、各素子に対し複数のノズルから計n回ずつ液を付与する。電子源基板上のすべての素子電極間に液滴を付与した後、用いる金属含有溶液にもよるが350℃近傍で焼成して、導電性薄膜とする。

【0034】この方法により、1ノズルでn回付与する場合に比べ、約1/mの時間で液滴付与を行なうことができる。また、m個のノズルでn回スキャンして、各素子にある1ノズルからn回付与する場合にはm個の個々のノズルからの吐出量ばらつきにより、素子抵抗のばらつきを生じさせる場合があるが、各素子に複数のノズルから液滴を付与する方法では細かい吐出量調整を行わずに素子抵抗ばらつきを低く抑えることができる。なお、 $n \geq m > 1$ の条件を満たすことが好ましい。この条件においては、形成された導電性薄膜のいずれにも、m個のノズルによってn回液滴が付与されるから、より平均化されたものが形成される。

【0035】また、本実施形態では列方向の素子間隔に併せた液滴付与装置を用いて行方向(X方向)にスキャンしたが、これに限るものではなく、行方向の素子間隔に併せた液滴付与装置を用いて列方向にスキャンして付与することも可能である。

【0036】図5に示した電子放出部5について説明すると、これは導電性薄膜4の一部に形成された高抵抗のギャップにより構成され、導電性薄膜4の膜厚、膜質、材料および後述する通電フォーミング等の手法等に依存したものとなる。電子放出部5の内部には、1000オングストローム以下の粒径の導電性微粒子を含む場合もある。この導電性微粒子は、導電性薄膜4を構成する材料の元素の一部、あるいは全ての元素を含有するものとなる。上記ギャップおよびその近傍の導電性薄膜4には、炭素あるいは炭素化合物から成る被膜があることが好ましい。

【0037】電子放出部5を形成するためには、上述のようにして形成した導電性薄膜4にフォーミング処理を施し、更に後述の活性化処理を施すのが好ましい。このフォーミング処理方法の一例として通電処理による方法を説明する。素子電極2、3間に、不図示の電源を用いて、通電を行うと、導電性薄膜4に局所的に破壊、変形もしくは変質等の構造変化した部位ギャップが形成される。該部位が電子放出部5となる。通電フォーミングの電圧波形の例を図8に示す。

【0038】電圧波形は、パルス波形が、好ましい。これにはパルス波高値を定電圧としたパルスを、連続的に印加する図8(a)に示した手法と、パルス波高値を増加させながら、電圧パルスを印加する図8(b)に示した手法がある。

【0039】図8(a)におけるT1及びT2は電圧波形のパルス幅とパルス間隔である。通常T1は1マイクロ秒〜10ミリ秒、T2は、10マイクロ秒〜100ミリ秒の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の

波形を採用することができる。

【0040】図8(b)におけるT1及びT2は、図8(a)に示したのと同様とすることができる。三角波の波高値(通電フォーミング時のピーク電圧)は、例えば0.1Vステップ程度づつ増加させることができる。

【0041】通電フォーミング処理の終了は、パルス間隔T2中に、導電性薄膜4を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば0.1V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて1Mオーム以上の抵抗を示した時、通電フォーミングを終了させる。

【0042】フォーミングを終えた素子には活性化処理を施すのが好ましい。活性化工程を施すことにより、素子電流If、放出電流Ieが著しく変化する。

【0043】活性化処理は、例えば有機物質のガスを含む雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる。他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に依り適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン酸、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなど C_nH_{2n+2} で表される飽和炭化水素、エチレン、プロピレンなど C_nH_{2n} 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。この処理により雰囲気中に存在する有機物質から炭素あるいは炭素化合物がギャップ部及びその近傍の導電膜上に堆積し、素子電流If、放出電流Ieが著しく変化する。活性化工程の終了判定は、素子電流Ifと放出電流Ieを測定しながら行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。

【0044】前記炭素あるいは炭素化合物とは、グラファイト(単結晶、多結晶の両者を指す)、非晶質カーボン(非晶質カーボン及び非晶質カーボンと前記グラファイトの微結晶の混合物を含むカーボン)であり、その膜厚は500オングストローム以下にするのが好ましく、300オングストローム以下であればより好ましい。

【0045】活性化工程を経て得られた電子放出素子は、安定化処理を行うことが好ましい。この処理では真空容器内の有機物質の分圧が、 1×10^{-10} Torr以

下、望ましくは 1×10^{-10} Torr以下になるようにするのが良い。真空容器内の圧力は、 $1 \times 10^{-5.5} \sim 10^{-7}$ Torrが好ましく、特に 1×10^{-8} Torr以下が好ましい。真空容器内を上記した有機物の分圧にまで排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的にはソープションポンプ、イオンポンプ等の真空排気装置を挙げることができる。さらに真空容器内を排気するとき(特に安定化処理時)には、真空容器全体を加熱して真空容器内壁や電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。このときの加熱した状態での真空排気条件は、80~200℃で5時間以上が望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により変化する。なお、上記有機物質の分圧測定は質量分析装置により質量数が10~200の炭素と水素を主成分とする有機分子の分圧を測定し、それらの分圧を積算することにより求める。

【0046】安定化工程を経た後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、電子放出部への新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として素子電流If、放出電流Ieが安定する。

【0047】次に本発明の画像形成装置について述べる。画像形成装置に用いる電子源基板の電子放出素子の配列については種々のものが採用できる。まず、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し(行方向と呼ぶ)、この配線と直交する方向(列方向と呼ぶ)で該電子放出素子の上方に配した制御電極(グリッドとも呼ぶ)により、電子放出素子からの電子を制御駆動する梯子状配置のものがある。

【0048】これとは別に、電子放出素子を行方向および列方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、行方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、列方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。この単純マトリクス配置について以下に詳述する。

【0049】本発明に従って、電子放出素子を複数個マトリクス状に配して得られる電子源基板について、図3および図9を用いて説明する。これらの図において、71は電子源基板、72は行方向配線、73は列方向配線である。74は表面伝導型電子放出素子、75は結線である。

【0050】m本の行方向配線72は、 $D \times 1$ 、 $D \times$

2、・・・Dxmからなり、導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。列方向配線73は、Dy1、Dy2、・・・Dynのn本の配線よりなり、行方向配線72と同様に形成される。これらm本の行方向配線72とn本の列方向配線73との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している(m、nは共に正の整数)。

【0051】不図示の層間絶縁層は、SiO₂等で構成される。例えば、行方向配線72を形成した基板71の全面或は一部に所望の形状で形成され、特に行方向配線72と列Y方向配線73との交差部の電位差に耐え得るように、膜厚、材料、製法が設定される。行方向配線72と列方向配線73は、それぞれ外部端子として引き出されている。

【0052】表面伝導型放出素子74を構成する各一对の電極(不図示)は、m本の行方向配線72およびn本の列方向配線73と、導電性金属等からなる結線75によって電氣的に接続されている。

【0053】配線72と配線73を構成する材料、結線75を構成する材料及び一对の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0054】行方向配線72には、行方向に配列した表面伝導型放出素子74の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、列方向配線73には列方向に配列した表面伝導型放出素子74の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号との差電圧として供給される。

【0055】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図10と図11および図12を用いて説明する。図10は画像形成装置の表示パネルの一例を示す模式図であり、図11は、図10の画像形成装置に使用される蛍光膜の模式図である。図12はNTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【0056】図10において、71は図1で示した電子放出素子を複数配した電子源基板であり、81は電子源基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は支持枠であり、該支持枠82には、リアプレート81、フェースプレート8

6がフリットガラス等を用いて接続されている。88はこれらによって構成された外囲器であり、例えば大気中あるいは窒素中で400～500度の温度範囲で10分以上焼成され、封着されたものである。

【0057】74は、図5で示した表面伝導型電子放出素子の一素子に相当する。72、73は、表面伝導型電子放出素子の各対の素子電極と接続された行方向配線及び列方向配線である。

【0058】外囲器88は、上述の如く、フェースプレート86、支持枠82、リアプレート81で構成される。リアプレート81は主に電子源基板71の強度を補強する目的で設けられるため、電子源基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要とすることができる。即ち、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82及び基板71で外囲器88を構成しても良い。一方、フェースプレート86、リアプレート81間に、スペーサ(耐大気圧支持部材)とよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器88を構成することもできる。

【0059】図11は、蛍光膜を示す模式図である。蛍光膜はモノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色部材91と蛍光体92とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、光の透過及び反射が少ない材料であれば、これを用いることができる。

【0060】ガラス基板83に蛍光体を塗布する方法としては、モノクローム、カラーによらず、沈着法、印刷法等が採用できる。蛍光膜84の内面側には、通常メタルバック85が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側の光をフェースプレート86側に鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理(通常、「フィルミング」と呼ばれる)を行い、その後A1等を用いて堆積させることで作製できる。

【0061】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外側(ガラス基板83側)に透明電極(不図示)を設けてもよい。前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合

【0073】本発明に従った電子放出素子は放出電流 I_e に対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出

閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 V_m を変化させる事により出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御する事が可能である。従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0074】パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0075】シフトレジスタ104やラインメモリ105は、デジタル信号式のものをアナログ信号式のものを採用できる。画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0076】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これには106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高周波の発振器および発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0077】アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を採用でき、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0078】このような構成の画像表示装置においては、各電子放出素子に、容器外端子 $D \times 1$ 乃至 $D \times m$ 、 $D \times y 1$ 乃至 $D \times y n$ を介して電圧を印加することにより、電子放出が生ずる。高圧端子Hvを介してメタルバック85、あるいは透明電極(不図示)に高圧を印

加し、電子ビームを加速する。加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

【0079】ここで述べた画像形成装置の構成は一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式などの他、これよりも多数の走査線からなるTV信号(例えば、MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0080】次に、はしご型配置の電子源及び画像形成装置について図4及び図13を用いて説明する。図4、13は、はしご型配置の電子源の一例を示す模式図である。図4、13において、110は電子源基板、111は電子放出素子である。112($D \times 1 \sim D \times 10$)は、電子放出素子111を接続するための共通配線である。電子放出素子111は、基板110上に、X方向に並列に複数個配されている(これを素子行と呼ぶ)。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線 $D \times 2 \sim D \times 9$ を、例えば $D \times 2$ 、 $D \times 3$ を同一配線とすることもできる。この電子源を用い、図10を用いて上述したのと同様にして画像形成装置を構成することができる。

【0081】本例の画像形成装置では、素子行を1列ずつ順次駆動(走査)していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0082】以下、本発明に従って製造される画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0083】

【実施例】以下、実施例を挙げて本発明を詳しく説明する。

実施例1

図2は、電子源基板の素子間隔と同じ間隔に3個並んだノズルを有する液滴付与装置6を用いて、各素子に3回ずつ液滴を付与する場合の電子源基板の製造方法を示した概念図である。この電子源基板の作製例について述べる。

【0084】まず、絶縁基板としてガラス基板1を用いた。これを有機溶剤等により充分洗浄後、120℃の乾燥炉で乾燥させた。この基板上にフォトリソグラフィプロセスを用いてPt膜(膜厚500Å)を、電極幅20

0 μ m、電極ギャップ間隔20 μ mの一对の素子電極2、3を列方向500 μ m間隔、行方向700 μ m間隔で500行1500列計750000個形成し、さらに電極を図2では不図示の配線でおのおの接続した。この配線としては図3に示すようなマトリクス配置を採用した。

【0085】次に、この基板に500 μ m間隔で3個ノズルの並んだインクジェットヘッド6（図2において上部より1番ノズル6a、2番ノズル6b、3番ノズル6cとする）を用いて各素子に3滴ずつ溶液7を付与した。このときの付与後の液滴8はほぼ真円で径は約100 μ mであった。液滴の原料溶液としては、水溶液系のもので、酢酸パラジウム-エタノール-アミン錯体の水溶液を用いた。インクジェットヘッド6には、熱エネルギーを利用して溶液に気泡を発生させ、該気泡の生成に基づいて溶液を吐出するバブルジェット方式のものを用いた。

【0086】酢酸パラジウム-エタノール-アミン錯体の水溶液としては、ポリビニルアルコールが重量濃度0.05%、2-プロパノールが重量濃度15%、エチレングリコールが重量濃度1%、酢酸パラジウム-エタノール-アミン錯体（ $\text{Pd}(\text{NH}_2\text{CH}_2\text{CH}_2\text{OH})_4(\text{CH}_3\text{COO})_2$ ）がパラジウム重量濃度で0.15%、の組成になるように水に溶かした水溶液を用いた。

【0087】基板の素子部への液滴の付与は、具体的には次のように行った。すなわち、図2(a)のように基板上の素子と同間隔にノズルが配置される方向に液滴付与装置6を位置合わせし、まずヘッドを行方向（X方向）に駆動して、3番ノズルのみから1行目に1滴ずつ付与した。次に列方向に500 μ mステップした後、ヘッドを行方向に駆動して、3番ノズルから2行目に、2番ノズルから1行目に1滴ずつ付与し（図2(b)）、さらに列方向に500 μ mステップした後ヘッドを行方向に駆動して、3番ノズルから3行目に、2番ノズルから2行目に、1番ノズルから1行目に1滴ずつ付与した（図2(c)）。その後、1度の行方向への駆動で、3ノズルで3行に付与していき、面内すべての素子に各ノズルから1滴ずつ計3滴ずつ付与した。

【0088】なお、打ち終わりの3行は、最後の行方向の駆動は1番ノズルのみから500行目に1行のみの、最後から2回目の行方向の駆動は1番ノズルから499行目に2番ノズルから500行目に2行同時の、最後から3回目の行方向駆動は1番ノズルから498行目に2番ノズルから499行目に3番ノズルから500行目に3行同時の液滴の付与を行なった。

【0089】また、打ち始めと打ち終わりについては、3ノズルとも常に液滴の付与を行なうこともでき、その場合は、打ち始めと打ち終わりに素子以外の領域にも液滴を付与することとなるので、素子領域以外に打たれた

液滴が問題とならないような基板パターンとしておけばよい。

【0090】その後350℃で20分焼成し有機成分を除去することで、一对の素子電極間をつなぐ酸化パラジウム（PdO）微粒子からなる導電性薄膜4を形成した。導電性薄膜4の抵抗値を測定したところ面内の75000個の導電性薄膜の平均が3.2k Ω 、変動係数（標準偏差/平均） σ/R が5.2%となった。3ノズルで各素子それぞれにある1ノズルから3滴ずつ付与された場合と比較すると、まず1番ノズルで作成した25000個の導電性薄膜は素子の平均が3.1k Ω 、 σ/R が5.3%、3番ノズルで作成した25000個の導電性薄膜は素子の平均が3.2k Ω 、 σ/R が5.2%で、面内の75000個の導電性薄膜の平均が3.2k Ω 、 σ/R が8.4%であり、本実施例のように各素子に複数のノズルから付与する方法の方がばらつきを低く抑えられた。

【0091】本実施例によれば、1度の行方向の駆動で3行の素子に液滴を付与できるため、1ノズルで素子数の3倍行方向に駆動する場合に比べ、約3分の1の時間で液滴を付与できる。また、各素子に対して複数のノズルから順次液滴が付与されるため、ノズルごとの細かい吐出量調整を行わずに、吐出量の各素子間でのばらつきを抑えることができる。

【0092】なお、本実施例では、液滴の原料溶液は、水溶液系のもので酢酸パラジウム-エタノール-アミン錯体の水溶液を用い、液滴付与装置6には、熱エネルギーを利用して溶液に気泡を発生させ、該気泡の生成に基づいて溶液を吐出するバブルジェット方式のインクジェットヘッドを用いたが、これに限るものでなく、上述した他の錯体を用いたものや、有機溶剤の溶液でもよく、ピエゾを用いたヘッドでも可能である。本実施例では、ヘッド側を駆動して基板とヘッドを相対移動させたが、ヘッド側を固定し、基板側を駆動して付与することも可能であり、また行方向の素子間隔700 μ mピッチでノズルの並んだ液滴付与装置を用いて列方向に駆動して液滴の付与を行なうことも同様に可能である。

【0093】次に、導電性薄膜4が形成された本実施例の基板を図17の真空処理装置に設置し、真空ポンプにて10⁻⁸Torrの真空度まで排気した。図17の真空処理装置について説明する。図17は真空処理装置の一例を示す模式図であり、この真空処理装置はウェービング工程、活性化工程、安定化工程を行える。図17においても、図5に示した部位と同じ部位には図5に付した符号と同一の符号を付している。図17において、175は真空容器であり、176は排気ポンプである。真空容器175内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基体であり、2及び3は素子電極、4は導電性薄膜、5は電子放出部である。171は電子放出素子に素子電圧V_fを印加するための電

源、170は素子電極2、3間の導電性薄膜4を流れる素子電流Ifを測定するための電流計、174は素子の電子放出部より放出される放出電流Ieを捕捉するためのアノード電極である。173はアノード電極174に電圧を印加するための高圧電源、172は素子の電子放出部より放出される放出電流Ieを測定するための電流計である。また、177は活性化工程を行う際に使用する有機ガス発生源である。排気ポンプ176は、ターボポンプ、ドライポンプ、イオンポンプ等からなる超高真空装置系により構成した。ここに示した電子源を配した真空処理装置の全体は、不図示のヒーターにより350℃まで加熱できる。

【0094】上述した、図17の真空処理装置内でフォーミング工程を施した。素子電極2、3間に通電を行うと、導電性薄膜4の部位に亀裂が形成された。通電フォーミングの電圧波形はパルス波形で、パルス波高値を0Vから0.1Vステップで増加させる電圧パルスを印加した。電圧波形のパルス幅とパルス間隔はそれぞれ1msec、10msecとした矩形波とした。通電フォーミング処理の終了は、導電性薄膜の抵抗値が1MΩ以上とした。

【0095】図18に本実施例で用いたフォーミング波形を示す。なお、素子電極2、3において、一方の電極を低電位として他方を高電位側として電圧は印加される。フォーミングを終えた素子には活性化工程と呼ばれる処理を行った。活性化工程とはフォーミングで形成した高抵抗部に炭素及び炭素化合物を形成することで、素子電流If、放出電流Ieが著しく変化する工程である。

【0096】活性化工程は、アセトンガスを図17の真空処理装置内に 10^{-3} Torr導入し、パルス波高値15V、パルス幅1msec、パルス間隔10msecとした矩形波の両極性パルスの印加を20分繰返した。

【0097】図19に活性化工程で用いたパルス波形を示す。本実施例では、素子電極2、3に対して交互に低、高電位がパルス間隔毎に入れ替わるように印加した。

【0098】つづいて、安定化工程を行った。安定化工程は、真空容器内の雰囲気などに存在する有機ガスを排気し、電子放出部の炭素あるいは炭素化合物の新たな堆積を抑制し、素子電流If、放出電流Ieを安定させる工程である。真空容器全体を250℃に加熱して、真空容器内壁や電子放出素子に吸着した有機物質分子を排気した。このとき、真空度は 1×10^{-3} Torrであった。これで、表面伝導型電子放出素子群を有した電子源が完成した。

【0099】以上の実施例1で示した方法により1素子に複数の液滴を付与することにより、付与時間を短縮することができるとともに、付与量のばらつきも低く抑えることができ、従来と同等の電子放出特性の表面伝導型

電子放出素子による電子源基板を作製することができた。

【0100】なお、本発明においては1つの被付与部に対して、複数の液滴の付与があるので、液滴の付与を行った後、次の液滴の付与までの時間が短かすぎると、被付与部での液滴の広がり許容範囲を超えてしまう場合がある。

【0101】よって、液滴付与の最小の時間間隔は該広がり許容範囲を考慮して決定すればよい。より好ましくは、次の液滴付与の際には前に付与した液滴が充分にかわいていることが望ましい。それにかかわる時間はおおむね2秒以上あればよい。

【0102】実施例2

実施例1と同様の製造法で作成した電子源基板（フォーミング処理前のもの）を用いて、図10に示すようなフェースプレート86、支持棒82、リアプレート81とにより外囲器を形成した。その後内部を真空排気し、実施例1と同様にしてフォーミング、活性化、安定化処理を行い、真空封止を行った後、図12に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。

【0103】本実施例で作製した画像形成装置の輝度ばらつきを測定したところ、75000画素で5.7%。

（輝度の標準偏差／輝度平均）であった。一方、実施例1中で比較した、3ノズルで基板上的各素子それぞれにある1ノズルから3滴ずつ付与して作製した電子源基板を用いて作った画像形成装置の輝度ばらつきは9.2%であり、本実施例の方がより輝度ばらつきをおさえることができた。本実施例で示した方法により、短時間で輝度ばらつきの低い画像形成装置を作製できた。

【0104】

【発明の効果】本願に係る発明によれば、複数の出力部から材料の付与を行う際の、材料付与量のばらつきを抑制することができる。また、単一の出力部で材料を付与するのに比べて材料付与のための時間を短くすることができる。従って、電子放出部を有する電子源製造のスループット及び品質が向上する。また低価格化が実現できる。

【図面の簡単な説明】

【図1】 本発明の一実施形態に係る液滴付与方法の概略説明図である。

【図2】 本発明の一実施例に係る液滴付与方法の概略説明図である。

【図3】 本発明で利用できるマトリクス配置型の電子源基板の模式図である。

【図4】 本発明で利用できるはしこ配置型の電子源基板の模式図である。

【図5】 本発明の一実施形態に係る平面型表面伝導型電子放出素子の構成を示す模式的平面及び断面図である。

【図6】 本発明で利用できるインクジェットヘッドの一例を示す斜視図である。

【図7】 本発明で利用できるインクジェットヘッドの他の例を示す図である。

【図8】 本発明の表面伝導型電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。

【図9】 本発明で利用できるマトリクス配置型の電子源基板を示す模式図である。

【図10】 本発明で利用できるマトリクス配線の画像形成装置の表示パネルを示す模式図である。

【図11】 図10の表示パネルで使用される蛍光膜の例を示す模式図である。

【図12】 本発明の画像形成装置に使用できるNTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【図13】 本発明で利用できるはしご型配線による電子源基板を示す模式図である。

【図14】 従来の液滴付与の一例を示す模式図である。

【図15】 従来の表面伝導型電子放出素子の模式的斜視図である。

【図16】 従来の表面伝導型電子放出素子の模式的平面図である。

【図17】 実施例1で用いた真空処理装置である。

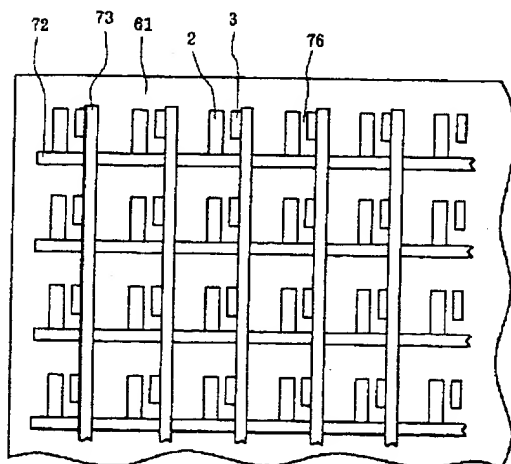
【図18】 実施例1で用いた通電フォーミング波形である。

【図19】 実施例1の活性化工程で用いたパルス波形である。

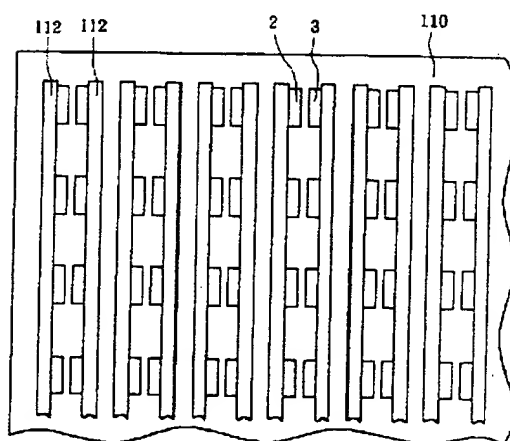
【符号の説明】

1:基板、2,3:素子電極、4:導電性薄膜、5:電子放出部、6:液滴付与装置、7:液滴、8:着弾後の液滴、61:導電性薄膜形成前の電子源基板、71:電子源基板、72:行方向配線、73:列方向配線、74:表面伝導型電子放出素子、75:結線、81:リアプレート、82:支持棒、83:ガラス基板、84:蛍光膜、85:メタルバック、86:フェースプレート、87:高压端子、88:外圍器、91:黒色部材、92:蛍光体、101:表示パネル、102:走査回路、103:制御回路、104:シフトレジスタ、105:ラインメモリ、106:同期信号分離回路、107:変調信号発生器、Vx、Va:直流電圧源、110:電子源基板、111:電子放出素子、112(Dx1~Dx10):前記電子放出素子を配線するための共通配線、171:電子放出素子に素子電極Vfを印加するための電源、172:電子放出部5-アノード電極174間を流れる放出電流Ieを測定するための電流計、173:アノード電極174に電圧を印加するための高压電源、174:素子の電子放出部より放出される放出電流Ieを捕捉するためのアノード電極、175:真空装置、176:排気ポンプ、177:有機ガス発生源、211:バブルジェット方式の液滴付与装置の基板、222:熱発生部、223:支持基板、224:液流路、225:第一ノズル、226:第二ノズル、227:インク流路間隔壁、228、229:インク液室、231:ガラス製第一ノズル、232:ガラス製第二ノズル、233:円筒型ピエゾ、234:フィルター、235、236:インク液供給チューブ、237:電気信号入力端子、2210、2211:インク液の供給口、2212:天井板。

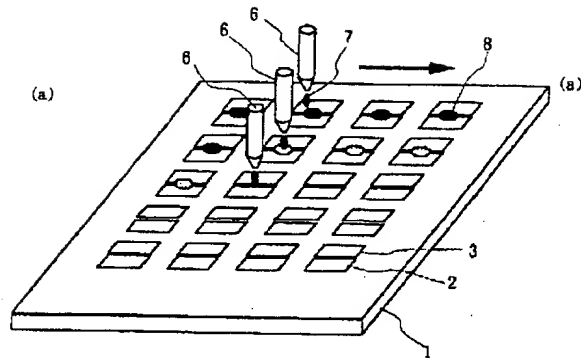
【図3】



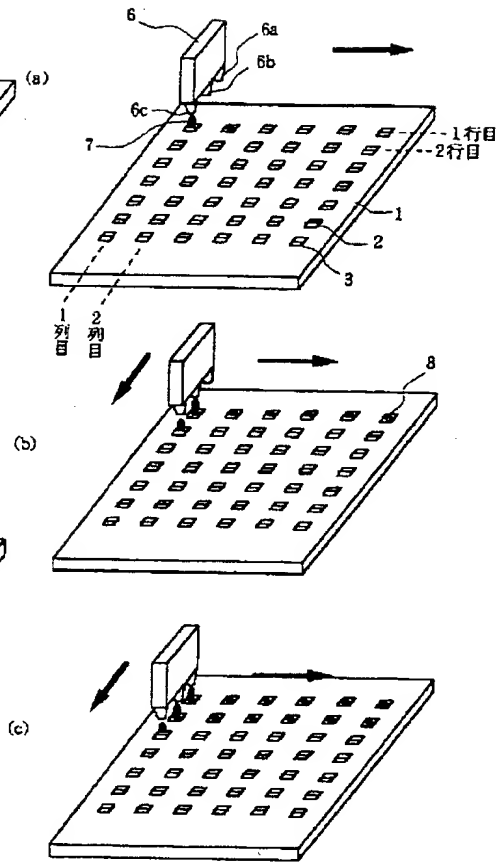
【図4】



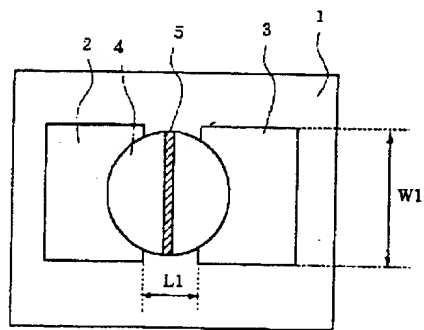
【図1】



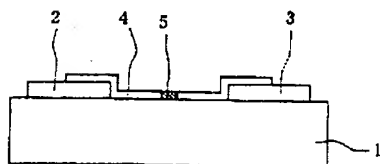
【図2】



【図5】

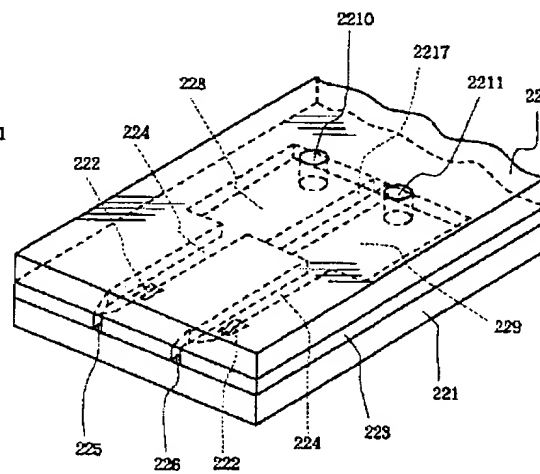


(a)

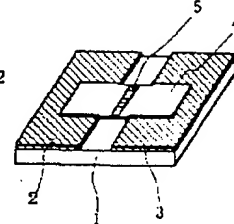


(b)

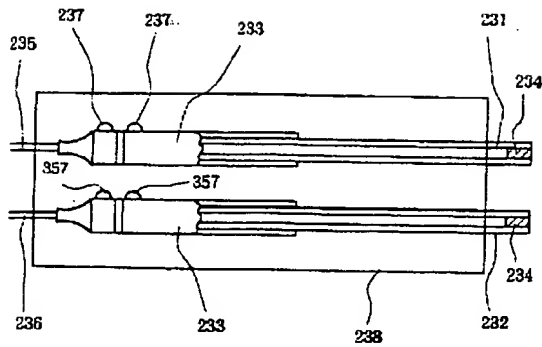
【図6】



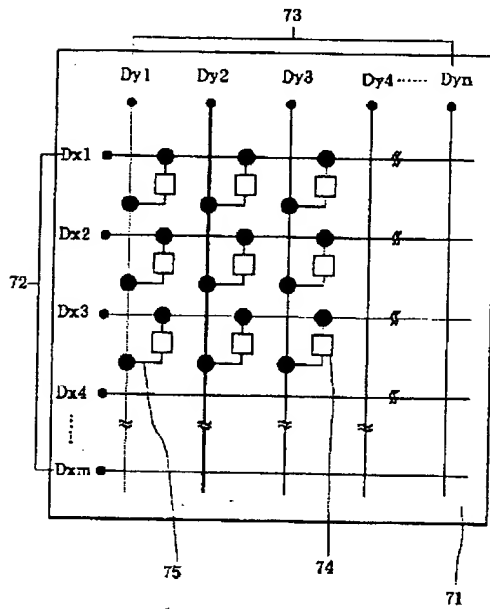
【図15】



【図7】

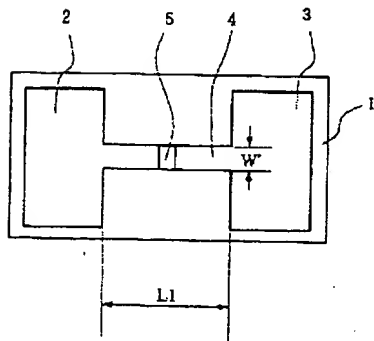


【図9】

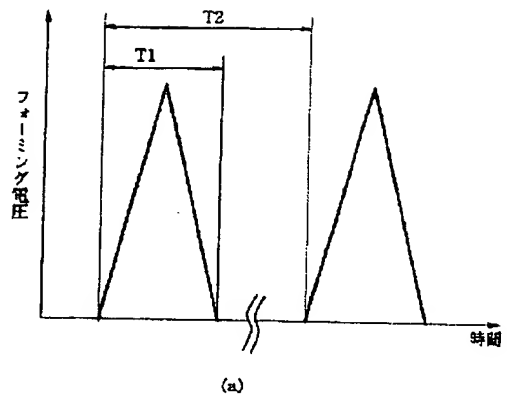


実施態様図

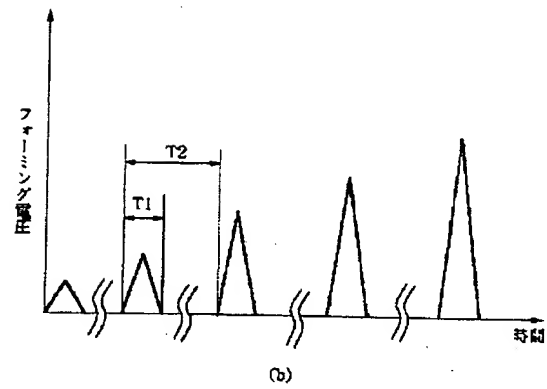
【図16】



【図8】

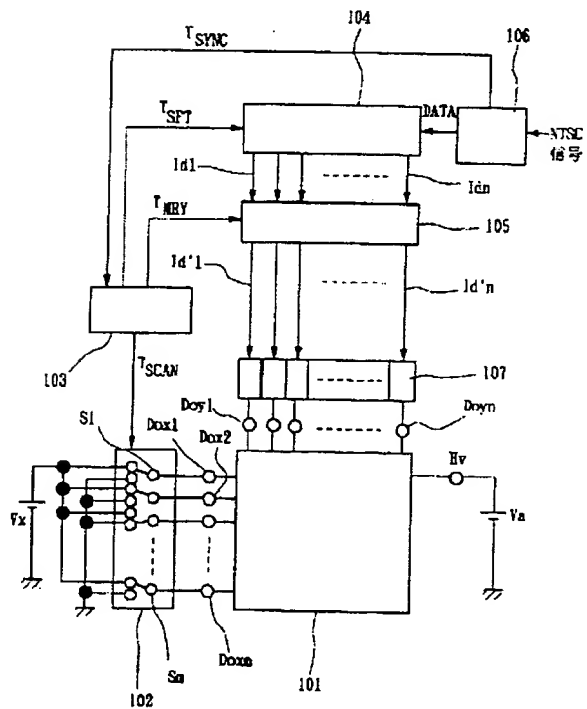


(a)

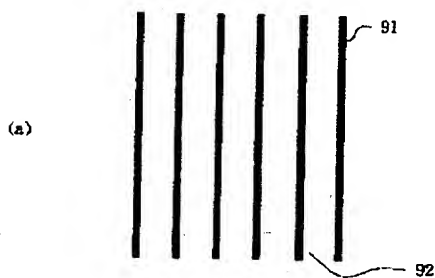


(b)

【図12】



ストライプ



マトリクス

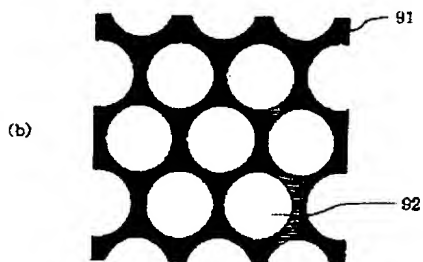
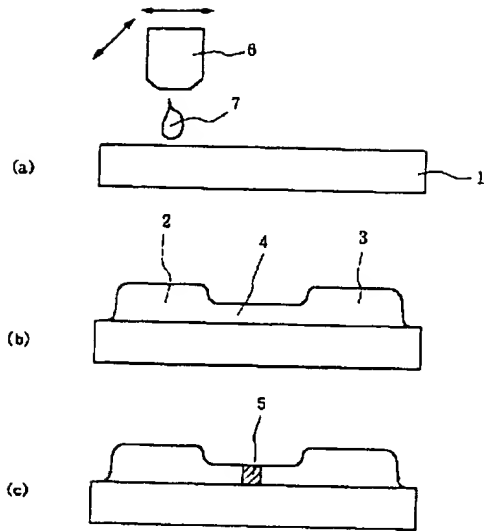
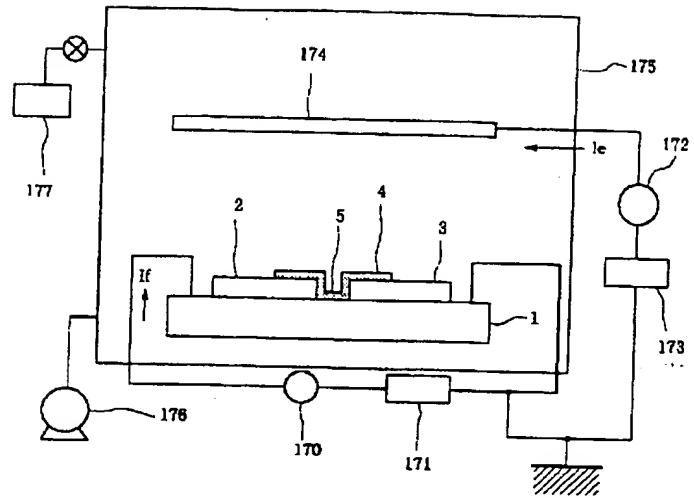


Diagram illustrating a multi-layer printed circuit board (PCB) structure, labeled 110. The structure consists of ten horizontal layers, labeled Dx1 through Dx10. Each layer contains a series of square components (likely components or vias) connected by horizontal lines. A vertical line 112 is shown on the left side, and a dashed line 111 is shown on the right side.

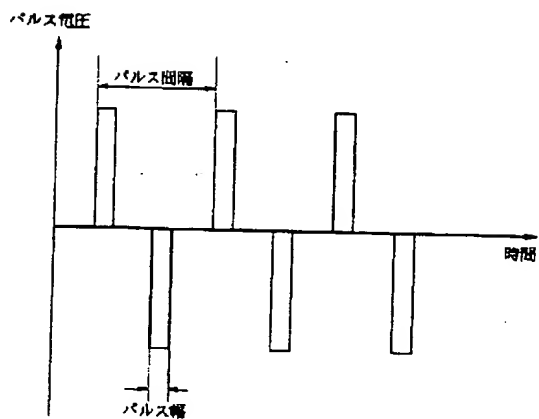
【図14】



【図17】



【図19】



フロントページの続き

(72)発明者 長谷川 光利
東京都大田区下丸子3丁目30番2号キャノ
ン株式会社内

THIS PAGE BLANK (USPTO)